

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
**Image Problem Mailbox.**



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑫ **Offenlegungsschrift**  
⑩ **DE 198 51 718 A 1**

⑤① Int. Cl.<sup>6</sup>:  
**H 03 F 3/193**  
H 01 L 27/088

②① Aktenzeichen: 198 51 718.1  
②② Anmeldetag: 10. 11. 98  
④③ Offenlegungstag: 18. 11. 99

DE 198 51 718 A 1

③⑩ Unionspriorität:  
P 10-124711 07. 05. 98 JP  
⑦① Anmelder:  
Mitsubishi Denki K.K., Tokio/Tokyo, JP  
⑦④ Vertreter:  
Prüfer und Kollegen, 81545 München

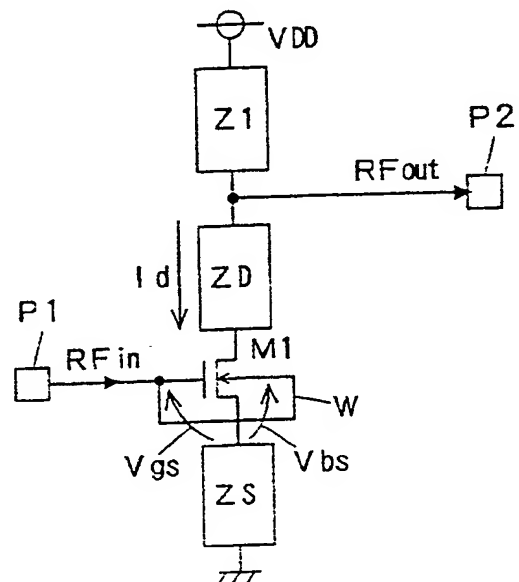
⑦② Erfinder:  
Komurasaki, Hiroshi, Tokio/Tokyo, JP; Ueda, Kimio,  
Tokio/Tokyo, JP; Satoh, Hisayasu, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Verstärkungsschaltung

⑤⑦ Es ist Aufgabe, eine Verstärkungsschaltung zu erhalten, die eine hohe Verstärkung bereitstellt, sogar mit einer Stromversorgung mit niedriger Spannung. Die Verstärkungsschaltung enthält einen MOS-Transistor (M1), der ein Gate, das ein verstärktes Signal (RF<sub>in</sub>) empfängt, ein Source, das elektrisch mit Masse verbunden ist, und ein Drain, das elektrisch mit einer Versorgungsspannung (VDD) verbunden ist, aufweist, wobei die Rückseitengate-Source-Spannung (V<sub>bs</sub>) des MOS-Transistors (M1) größer gemacht wird, wenn die Gate-Source-Spannung (V<sub>gs</sub>) des MOS-Transistors (M1) größer ist, wodurch die Schwellenspannung (V<sub>T</sub>) des MOS-Transistors (M1) kleiner wird.



DE 198 51 718 A 1

## Beschreibung

Die vorliegende Erfindung betrifft eine Verstärkungsschaltung.

Speziell betrifft sie eine Verstärkungsschaltung, die eine hohe Verstärkung bereitstellt, sogar mit einer Stromversorgung mit niedriger Spannung.

Fig. 13 ist ein Schaltbild, das eine der Anmelderin bekannte Verstärkungsschaltung mit geerdetem Source zeigt, bei der ein Impedanzelement der negativen Rückkopplung mit dem Source verbunden ist. In Fig. 13 bezeichnet M1 einen N-Kanal-MOS-Transistor, bezeichnen Z1, ZD und ZS jeweils ein Impedanzelement mit einem Gleichstrompfad, bezeichnet P1 einen Eingabeanschluß, mit dem eine Schaltung einer vorhergehenden Stufe (nicht gezeigt) verbunden ist, bezeichnet Rfin ein zu verstärkendes Hochfrequenzsignal, das von dem Eingabeanschluß P1 fortschreitet, bezeichnet P2 einen Ausgabeanschluß, mit dem eine Schaltung in der folgenden Stufe (nicht gezeigt) verbunden ist, bezeichnet RfOut ein Ausgabesignal, das zu dem Ausgabeanschluß P2 fortschreitet, bezeichnet Vgs die Spannung an dem Gate bezüglich dem Source (die Gate-Source-Spannung) und bezeichnet Id den Drainstrom.

Ein Impedanzelement steht für einen Widerstand, einen Kondensator, eine Induktionsspule oder eine Kombination davon. Ein Gleichstrompfad steht für ein Impedanzelement, dessen beide Enden in einer Gleichstromart verbunden sind, wie zum Beispiel ein Widerstand.

Zuerst wird die Struktur der der Anmelderin bekannten Verstärkungsschaltung beschrieben. Das Gate des MOS-Transistors M1 ist mit dem Eingabeanschluß P1 verbunden, sein Source ist elektrisch mit Masse über das Impedanzelement ZS verbunden, sein Drain ist mit einer Stromversorgung VDD über das Impedanzelement ZD und dann das Impedanzelement Z1 verbunden und sein Rückseitengate ist mit Masse verbunden. Der Ausgabeanschluß P2 ist elektrisch mit einem Verbindungspunkt zwischen dem Impedanzelement Z1 und dem Impedanzelement ZD verbunden.

Der Source, Drain und Gate des MOS-Transistors M1 sind auf Potentiale vorgespannt, die derart eingestellt sind, daß der MOS-Transistor M1 in dem EIN-Bereich, d. h. in dem Sättigungsbereich oder linearen Bereich, arbeitet.

Als nächstes wird der Betrieb der der Anmelderin bekannten Verstärkungsschaltung beschrieben. Im allgemeinen ist die elektrische Eigenschaft des MOS-Transistors M1 durch die folgende Gleichung (1) gegeben:

$$Id = \frac{\beta}{2} (V_{gs} - V_T)^2 \quad \dots \quad (1)$$

Das Zeichen  $\beta$  ist eine Konstante (Steilheitskonstante), die durch den Herstellungsprozeß und die Vorrichtungsstruktur bestimmt ist, und  $V_T$  ist die Schwellenspannung. In der der Anmelderin bekannten Vorrichtung ist die Schwellenspannung  $V_T$  immer konstant ( $=V_{T0}$ ), da das Rückseitengate auf Masse vorgespannt ist.

Die Verstärkung AV kann durch die folgende Gleichung (2) unter Verwendung der Gleichung (1) angegeben werden:

$$\begin{aligned} Av &= Z1gm \\ &= Z1 \frac{dId}{dV_{gs}} \quad \dots \quad (2) \\ &= Z1\beta(V_{gs} - V_T) \end{aligned}$$

Entsprechend der Gleichung (2) kann eine hohe Verstärkung AV durch Erhöhen der Impedanz Z1 oder der Gate-Source-Spannung Vgs erhalten werden.

Wenn jedoch die Impedanz Z1 zu stark erhöht wird, wird das Potential am Drain so niedrig werden, daß der MOS-Transistor M1 den Verstärkungsbetrieb nicht durchführen kann. Weiterhin ist es schwierig, die Gate-Source-Spannung Vgs über die Versorgungsspannung VDD in einer allgemeinen integrierten Halbleiterschaltung vorzuspannen. Folglich müssen, wenn der MOS-Transistor M1 für den Verstärkungsbetrieb beabsichtigt ist, das Impedanzelement Z1 und die Gate-Source-Spannung Vgs innerhalb einer Grenze, die durch die Versorgungsspannung VDD definiert ist, eingestellt werden. Folglich können, wenn die Versorgungsspannung VDD niedriger ist, das Impedanzelement Z1 und die Gate-Source-Spannung Vgs nicht größer gemacht werden, so daß eine hohe Verstärkung AV nicht erzielt werden kann.

Beispielsweise unter der Bedingung der Versorgungsspannung VDD=0,5 V und der Schwellenspannung  $V_T=0,35$  V kann der MOS-Transistor M1 den Verstärkungsbetrieb durchführen, aber die Verstärkung AV in diesem Fall wird niedrig sein.

Es ist Aufgabe der vorliegenden Erfindung, eine Verstärkungsschaltung bereitzustellen, die eine hohe Verstärkung vorsehen kann, sogar mit einer Stromversorgung mit niedriger Spannung.

Die Aufgabe wird durch die Verstärkungsschaltung des Anspruches 1 gelöst.

Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Entsprechend einem ersten Aspekt der vorliegenden Erfindung enthält eine Verstärkungsschaltung einen ersten MOS-Transistor, der ein Gate, das ein zu verstärkendes Signal empfängt, ein Source, das elektrisch mit einem ersten fixierten Potential verbunden ist, und ein Drain, das elektrisch mit einem zweiten fixierten Potential, das eine gegebene Potentialdifferenz bezüglich dem ersten Potential aufweist, verbunden ist, aufweist, und einen Rückseitengatevorspannungsschnitt zum Erhöhen der Rückseitengate-Source-Spannung des ersten MOS-Transistors, wenn die Gate-Source-Spannung des ersten MOS-Transistors größer wird, zum Verkleinern der Schwellenspannung des ersten MOS-Transistors, wobei der erste MOS-Transistor ein Rückseitengate aufweist, das von einem Halbleitersubstrat isoliert ist.

Entsprechend einem zweiten Aspekt enthält die Verstärkungsschaltung weiterhin bevorzugt ein erstes Impedanzelement, das zwischen dem zweiten fixierten Potential und dem Drain des ersten MOS-Transistors verbunden ist, zum Um-

wandeln des Drainstromes des ersten MOS-Transistors in eine Spannung.

Entsprechend einem dritten Aspekt enthält in der Verstärkungsschaltung der Rückseitengatevorspannungsabschnitt bevorzugt einen zweiten MOS-Transistor, der ein Gate, das elektrisch mit einem Verbindungspunkt zwischen dem Drain des ersten MOS-Transistors und dem ersten Impedanzelement verbunden ist, und ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, aufweist, und ein zweites Impedanzelement, das zwischen dem zweiten fixierten Potential und einem Drain des zweiten MOS-Transistors verbunden ist, zum Umwandeln des Drainstromes des zweiten MOS-Transistors in eine Spannung, wobei das Rückseitengate des ersten MOS-Transistors elektrisch mit einem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors und dem zweiten Impedanzelement verbunden ist.

Entsprechend einem vierten Aspekt enthält die Verstärkungsschaltung bevorzugt weiterhin einen Ausgabeanschluß, der elektrisch mit einem Verbindungspunkt zwischen dem Drain des ersten MOS-Transistors und dem ersten Impedanzelement verbunden ist.

Entsprechend einem fünften Aspekt enthält die Verstärkungsschaltung bevorzugt weiterhin einen Ausgabeanschluß, der elektrisch mit einem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors und dem zweiten Impedanzelement verbunden ist.

Entsprechend einem sechsten Aspekt enthält die Verstärkungsschaltung weiterhin bevorzugt einen anderen Rückseitengatevorspannungsabschnitt zum Erhöhen der Rückseitengate-Source-Spannung des zweiten MOS-Transistors, wenn die Gate-Source-Spannung des zweiten MOS-Transistors größer wird, zum Verringern der Schwellenspannung des zweiten MOS-Transistors.

Entsprechend einem siebten Aspekt enthält die Verstärkungsschaltung weiterhin bevorzugt einen dritten MOS-Transistor, der ein Gate, das elektrisch mit einem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors und dem zweiten Impedanzelement verbunden ist, und ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, aufweist, ein drittes Impedanzelement, das zwischen dem zweiten fixierten Potential und einem Drain des dritten MOS-Transistors verbunden ist, zum Umwandeln des Drainstromes des dritten MOS-Transistors in eine Spannung, und einen Ausgabeanschluß, der elektrisch mit einem Verbindungspunkt zwischen dem Drain des dritten MOS-Transistors und dem dritten Impedanzelement verbunden ist.

Entsprechend einem achten Aspekt enthält die Verstärkungsschaltung weiterhin bevorzugt einen anderen Rückseitengatevorspannungsabschnitt zum Erhöhen der Rückseitengate-Source-Spannung des dritten MOS-Transistors, wenn die Gate-Source-Spannung des dritten MOS-Transistors größer wird, daß die Schwellenspannung des dritten MOS-Transistors verringert wird.

Entsprechend einem neunten Aspekt enthält in der Verstärkungsschaltung der Rückseitengatevorspannungsabschnitt bevorzugt einen Verbindungsabschnitt zum elektrischen Verbinden des Gates und des Rückseitengates des ersten MOS-Transistors.

Entsprechend einem zehnten Aspekt ist der Verbindungsabschnitt in der Verstärkungsschaltung bevorzugt aus einem Draht zum Kurzschließen des Gates und des Rückseitengates gebildet.

Entsprechend einem elften Aspekt enthält in der Verstärkungsschaltung der Verbindungsabschnitt bevorzugt ein Vorspannungsimpedanzelement zum elektrischen Verbinden des Gates des ersten MOS-Transistors mit dem Rückseitengate über eine gegebene Impedanz.

Entsprechend einem zwölften Aspekt enthält in der Verstärkungsschaltung der Rückseitengatevorspannungsabschnitt bevorzugt ein Vorspannungsimpedanzelement zum Verbinden des Gates und des Rückseitengates des ersten MOS-Transistors in einer Wechselstromart und einen Vorspannungs-MOS-Transistor, der ein Gate, das elektrisch mit einem Verbindungspunkt zwischen dem Rückseitengate des ersten MOS-Transistors und dem Vorspannungsimpedanzelement verbunden ist, ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, und einen Drain, das einen konstanten Strom empfängt, aufweist.

Entsprechend einem dreizehnten Aspekt ist bevorzugt in der Verstärkungsschaltung das Rückseitengate des Vorspannungs-MOS-Transistors elektrisch mit dem Gate des Vorspannungs-MOS-Transistors verbunden.

Entsprechend einem vierzehnten Aspekt verringert in der Verstärkungsschaltung bevorzugt der Rückseitengatevorspannungsabschnitt die Rückseitengate-Source-Spannung des ersten MOS-Transistors derart, daß die Schwellenspannung des ersten MOS-Transistors größer wird, wenn das zu verstärkende Signal nicht zu dem Gate des ersten MOS-Transistors übertragen wird.

Entsprechend einem fünfzehnten Aspekt enthält die Verstärkungsschaltung weiterhin bevorzugt einen Ausgabeanschluß, der elektrisch mit einem Verbindungspunkt zwischen dem Drain des ersten MOS-Transistors und dem ersten Impedanzelement verbunden ist.

Entsprechend dem ersten Aspekt der vorliegenden Erfindung wird verhindert, daß das Potential an dem Rückseitengate des ersten MOS-Transistors andere Transistoren beeinflusst. Die Rückseitengate-Source-Spannung des ersten MOS-Transistors wird erhöht, wenn die Gate-Source-Spannung des ersten MOS-Transistors erhöht wird, so daß die Schwellenspannung des ersten MOS-Transistors verringert wird, wodurch die Verstärkung des ersten MOS-Transistors erhöht wird. Weiterhin fließt ein größerer Drainstrom, wenn das verstärkte Signal größer wird, wodurch die Verstärkung des ersten MOS-Transistors erhöht wird.

Entsprechend dem zweiten Aspekt bilden das erste Impedanzelement und der erste MOS-Transistor eine Spannungsverstärkungsschaltung mit hoher Verstärkung.

Entsprechend dem dritten Aspekt verstärken der zweite MOS-Transistor und das zweite Impedanzelement die Spannung des zu verstärkenden Signales, das an das Rückseitengate des ersten MOS-Transistors angelegt wird, in der gleichen Phase. Dies erhöht die Verstärkung des ersten MOS-Transistors. Weiterhin ist das Gate des ersten MOS-Transistors, an das das zu verstärkende Signal eingegeben wird, elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source des ersten MOS-Transistors getrennt und sie beeinflussen sich nicht untereinander.

Entsprechend dem vierten Aspekt ist der Ausgabeanschluß elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source des ersten MOS-Transistors getrennt, so daß sie sich gegenseitig nicht beeinflussen.

Entsprechend dem fünften Aspekt ist die Verstärkung größer als die in dem vierten Aspekt, da das zu verstärkende Si-

gnal durch den ersten und zweiten MOS-Transistor derart verstärkt wird, daß es ein Ausgabesignal wird.

Entsprechend dem sechsten Aspekt wird die Rückseitengate-Source-Spannung des zweiten MOS-Transistors erhöht, wenn die Gate-Source-Spannung des zweiten MOS-Transistors größer wird, wodurch die Schwellenspannung des zweiten MOS-Transistors verringert wird. Dies erhöht die Verstärkung des zweiten MOS-Transistors.

5 Entsprechend dem siebten Aspekt beeinflußt der Ausgabeanschluß weder die parasitäre Diode zwischen dem Rückseitengate und dem Source des ersten MOS-Transistors noch wird er durch sie beeinflußt, und weiterhin kann die Verstärkung größer gemacht werden.

Entsprechend dem achten Aspekt wird die Rückseitengate-Source-Spannung des dritten MOS-Transistors erhöht, wenn die Gate-Source-Spannung des dritten MOS-Transistors größer wird, wodurch die Schwellenspannung des dritten MOS-Transistors niedriger wird, was die Verstärkung des dritten MOS-Transistors erhöht.

Entsprechend dem neunten Aspekt ist es möglich, die Rückseitengate-Source-Spannung des ersten MOS-Transistors zu erhöhen, wenn die Gate-Source-Spannung des ersten MOS-Transistors größer wird.

Entsprechend dem zehnten Aspekt kann der Verbindungsabschnitt leicht durch Verwenden eines Drahtes realisiert werden.

15 Entsprechend dem elften Aspekt wird das Gate des ersten MOS-Transistors elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source getrennt, so daß sie sich kaum beeinflussen können.

Entsprechend dem zwölften Aspekt wird die Gate-Source-Spannung des Vorspannungs-MOS-Transistors zu dem Rückseitengate des ersten MOS-Transistors als eine Gleichstromvorspannung gegeben, so daß das Vorspannungsimpedanzelement keinen Gleichstrompfad aufweisen muß. Sogar wenn das zu verstärkende Signal, das an das Gate des ersten MOS-Transistors angelegt wird, nicht eine Gleichstromvorspannung enthält, können das Gate und das Rückseitengate des ersten MOS-Transistors mit der Gleichstromvorspannung von dem Vorspannungs-MOS-Transistor beliefert werden. Da der Vorspannungs-MOS-Transistor durch die Umgebungstemperatur ähnlich wie der erste MOS-Transistor beeinflußt wird, kann weiterhin die Gleichstromvorspannung leicht eingestellt werden.

Entsprechend dem dreizehnten Aspekt kann die Gleichstromvorspannung leichter eingestellt werden, da der Vorspannungs-MOS-Transistor durch die Umgebungstemperatur noch ähnlicher zu dem ersten MOS-Transistor beeinflußt wird.

Entsprechend dem vierzehnten Aspekt wird der Leckstrom, der zwischen dem Drain und dem Source des ersten MOS-Transistors fließt, reduziert, wenn das zu verstärkende Signal nicht zu dem Gate des ersten MOS-Transistors übertragen wird. Dies reduziert den verschwenderischen Verlust des Stromes.

Entsprechend dem fünfzehnten Aspekt ist der Ausgabeanschluß elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source des ersten MOS-Transistors getrennt, so daß sie sich gegenseitig nicht beeinflussen werden.

Weitere Merkmale und Zweckmäßigkeiten der Erfindung ergeben sich aus der folgenden Beschreibung von Ausführungsbeispielen anhand der Figuren. Von den Figuren zeigen:

Fig. 1 ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem ersten bevorzugten Ausführungsbeispiel zeigt.

Fig. 2 ein Schaubild, das ein Beispiel einer 3-Wannenstruktur zeigt, bei der die vorliegenden Verstärkungsschaltungen angewendet werden.

Fig. 3 ist ein Schaubild, das ein Beispiel einer SOI-Struktur (Silizium-Auf-Isolator-Struktur) zeigt, bei der die vorliegenden Verstärkungsschaltungen angewendet werden.

40 Fig. 4 ist ein Schaltbild, das ein Beispiel der Verstärkungsschaltung entsprechend dem ersten bevorzugten Ausführungsbeispiel zeigt.

Fig. 5 ist ein Schaltbild, das ein Beispiel einer Verstärkungsschaltung zeigt, die einen Transistor zum Reduzieren des Kanallängenmodulationseffektes enthält.

Fig. 6 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem zweiten bevorzugten Ausführungsbeispiel zeigt.

Fig. 7 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem dritten bevorzugten Ausführungsbeispiel zeigt.

Fig. 8 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem vierten bevorzugten Ausführungsbeispiel zeigt.

50 Fig. 9 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem fünften bevorzugten Ausführungsbeispiel zeigt.

Fig. 10 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend einem sechsten bevorzugten Ausführungsbeispiel zeigt.

Fig. 11 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend dem sechsten bevorzugten Ausführungsbeispiel zeigt.

Fig. 12 ist ein Schaltbild, das eine Verstärkungsschaltung entsprechend dem sechsten bevorzugten Ausführungsbeispiel zeigt, und

Fig. 13 ist ein Schaltbild, das eine der Anmelderin bekannte Verstärkungsschaltung zeigt.

60 Erstes bevorzugtes Ausführungsbeispiel

Fig. 1 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdetem Source entsprechend dem ersten bevorzugten Ausführungsbeispiel zeigt. In Fig. 1 bezeichnet W eine Verbindung zum elektrischen Verbinden des Gates und des Rückseitengates des MOS-Transistors M1, bezeichnet V<sub>bs</sub> die Spannung an dem Rückseitengate bezüglich dem Source (die Rückseitengate-Source-Spannung) und die anderen Bezugszeichen entsprechen denen in Fig. 13.

In der Struktur der Verstärkungsschaltung des ersten bevorzugten Ausführungsbeispiels schließt die Verbindung W das Gate und das Rückseitengate elektrisch kurz. In anderen Aspekten ist die Struktur die gleiche wie die der in Fig. 13 gezeigten Schaltung, die der Anmelderin bekannt ist.

In dem ersten bevorzugten Ausführungsbeispiel entspricht der MOS-Transistor M1 einem ersten MOS-Transistor, entspricht Masse einem ersten fixierten Potential, entspricht die Versorgungsspannung VDD einem zweiten fixierten Potential mit einer gegebenen Potentialdifferenz bezüglich Masse, entspricht das Impedanzelement Z1 einem ersten Impedanzelement und entspricht die Verbindung W einem Rückseitengatevorspannungsabschnitt.

Die Verbindung W ist derart vorgesehen, daß das Gate und das Rückseitengate des MOS-Transistors M1 elektrisch verbunden werden, und kann zum Beispiel aus nur einem Draht gebildet sein.

Wenn sie nicht benötigt werden, können das Impedanzelement ZS und das Impedanzelement ZD, die entsprechend an dem Source und dem Drain des MOS-Transistors M1 vorgesehen sind, weggelassen werden.

Ähnlich zu der der Anmelderin bekannten Schaltung sind der Source, der Drain und das Gate des MOS-Transistors M1 auf eingestellte Potentiale derart vorgespannt, daß der MOS-Transistor M1 in dem EIN-Bereich oder dem Sättigungsbereich oder dem linearen Bereich arbeiten kann.

Als nächstes wird der Betrieb der Verstärkungsschaltung des ersten bevorzugten Ausführungsbeispiels beschrieben. Die Schwellenspannung VT wird durch die folgende Gleichung (3) gegeben:

$$VT = VT0 + \gamma \left[ \sqrt{2\phi F - Vbs} - \sqrt{2\phi F} \right] \quad \dots \quad (3)$$

Das Zeichen  $\phi F$  ist eine Konstante, die durch die Dotierungsdichte des Substrates bestimmt ist und die ein Oberflächenpotential genannt wird, und  $\gamma$  ist ein Substratvorspannungseffektfaktor.

Wenn das verstärkte Signal RFin bzw. das zu verstärkende Signal RFin größer wird, wird die Rückseitengate-Source-Spannung Vbs mit der Gate-Source-Spannung Vgs größer. Wenn die Rückseitengate-Source-Spannung Vbs größer wird, wird die Schwellenspannung VT kleiner, wie von der Gleichung (3) gesehen werden kann. Folglich stellt der MOS-Transistor M1 gemäß der Gleichung (2) eine höhere Verstärkung AV als der der Anmelderin bekannte bereit.

Weiterhin fließt, da die Schwellenspannung VT kleiner wird, wenn die Gate-Source-Spannung Vgs größer wird, ein größer Drainstrom Id als in der der Anmelderin bekannten Schaltung, wie von der Gleichung (1) ersichtlich ist. Speziell wenn das verstärkte Signal RFin größer wird, erhöht sich der Drainstrom Id beträchtlicher verglichen mit dem der Anmelderin bekannten. Wenn das verstärkte Signal RFin größer ist und das Ausgabesignal RFout stark variiert, wird daher die Kapazität an dem Ausgabeanschluß P2 mit einer höheren Rate bzw. Geschwindigkeit geladen/entladen.

Der Drainstrom Id wird durch das Impedanzelement Z1 in das Ausgabesignal RFout in Spannung umgewandelt. Das heißt, daß, wenn die Spannung des verstärkten Signales RFin, das an den Eingabeanschluß P1 angelegt ist, variiert, der Drainstrom Id variiert, und der Spannungsabfall durch das Impedanzelement Z1 verursacht, daß die Spannung des Ausgabesignales RFout stark variiert.

Da ein größer Drainstrom Id als in der der Anmelderin bekannten Schaltung erhalten wird, kann die Layoutfläche für den MOS-Transistor M1 kleiner sein, wodurch eine Verschlechterung der Hochfrequenzeigenschaften, die durch eine erhöhte Layoutfläche bedingt ist, verhindert wird.

Wenn eine Mehrzahl von Transistoren in einem Substrat zusätzlich zu dem MOS-Transistor M1 hergestellt werden, wird zum Beispiel ein Substrat mit einer 3-Wannenstruktur, die in Fig. 2 gezeigt ist, oder einer SOI-Struktur (Silizium-Auf-Isolator-Struktur), die in Fig. 3 gezeigt ist, verwendet. In einem solchen Substrat sind das Halbleitersubstrat des P-Substrates und das Rückseitengate isoliert, so daß das Potential an dem Rückseitengate für jeden der Mehrzahl von Transistoren getrennt werden kann. In Fig. 2 und Fig. 3 entsprechen G, S, D und BG entsprechend dem Gate-, Source-, Drain- und Rückseitengateanschluß des MOS-Transistors M1. Diese Strukturen ermöglichen, daß das Potential an dem Rückseitengate für jeden Transistor derart gesteuert wird, daß das Potential an dem Rückseitengate des MOS-Transistors M1 nicht andere Transistoren beeinflussen wird.

Fig. 4 zeigt ein Beispiel eines rauscharmen Verstärkers, der durch Anwenden des ersten bevorzugten Ausführungsbeispiels gebildet ist. In Fig. 4 bezeichnet 10 eine Vorspannungsschaltung zum Anlegen einer Gleichstromvorspannung an das Gate und das Rückseitengate des MOS-Transistors M1, bezeichnet P3 einen Anschluß zum Anlegen der Gleichstromvorspannung und die anderen Bezugszeichen entsprechen denen in Fig. 1. Das Impedanzelement Z1 ist eine Induktionsspule und das Impedanzelement ZS und das Impedanzelement ZD sind nicht vorhanden. Das verstärkte Signal RFin wird über einen Kondensator an den Eingabeanschluß P1 angelegt und das Ausgabesignal RFout wird über einem Kondensator von dem Ausgabeanschluß P2 entnommen.

Wenn es wünschenswert ist, den Miller-Effekt und den Kanallängenmodulationseffekt des MOS-Transistors M1 zu reduzieren, ist ein MOS-Transistor M derart vorgesehen, daß sein Gate eine konstante Vorspannung Vbias empfängt, sein Source mit dem Drain des MOS-Transistors M1 verbunden ist, sein Drain mit dem Impedanzelement Z1 verbunden ist und sein Rückseitengate mit Masse verbunden ist, wie in Fig. 5 gezeigt ist. Die Bildung des MOS-Transistors M kann nicht nur bei dem ersten bevorzugten Ausführungsbeispiel angewendet werden, sondern ebenfalls bei dem zweiten bis siebten bevorzugten Ausführungsbeispiel, die unten beschrieben werden.

#### Zweites bevorzugtes Ausführungsbeispiel

Fig. 6 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdetem Source entsprechend einem zweiten bevorzugten Ausführungsbeispiel zeigt. In Fig. 6 bezeichnet M2 einen N-Kanal-MOS-Transistor, bezeichnet Z2 ein Impedanzelement mit einem Gleichstrompfad und entsprechen die anderen Bezugszeichen denen in Fig. 1.

Als nächstes wird die Struktur der Verstärkungsschaltung des zweiten bevorzugten Ausführungsbeispiels beschrieben. Das Gate des MOS-Transistors M2 ist elektrisch mit einem Verbindungspunkt zwischen dem Drain des MOS-Transistors M1 und dem Impedanzelement Z1 verbunden, sein Source ist elektrisch mit Masse verbunden und sein Drain ist elektrisch mit der Versorgungsspannung VDD über das Impedanzelement Z2 verbunden. Das Rückseitengate des MOS-Transistors M1 ist elektrisch mit einem Verbindungspunkt zwischen dem MOS-Transistor M2 und dem Impedanzelement Z1 verbunden.

ment Z2 verbunden. Das Gate und das Rückseitengate des MOS-Transistors M2 sind elektrisch über eine Verbindung W (einen anderen Rückseitengatevorspannungsabschnitt) verbunden. Der Ausgabeanschluß P2 ist mit einem Verbindungspunkt zwischen dem MOS-Transistor M2 und dem Impedanzelement Z2 verbunden. Die Struktur ist in anderen Aspekten die gleiche wie die des ersten bevorzugten Ausführungsbeispiels.

- 5 Der MOS-Transistor M2 entspricht einem zweiten MOS-Transistor, das Impedanzelement Z2 entspricht einem zweiten Impedanzelement und der MOS-Transistor M2, das Impedanzelement Z2 und die Verbindung W sind in dem Rückseitengatevorspannungsabschnitt 100 enthalten.

Wenn es benötigt ist, können Impedanzelemente ähnlich dem Impedanzelement ZS und dem Impedanzelement ZD für den Source und den Drain des MOS-Transistors M2 vorgesehen werden. Weiterhin können Impedanzelemente für das Rückseitengate des MOS-Transistors M1 und für das Gate des MOS-Transistors M2 bereitgestellt werden.

Das Rückseitengate des MOS-Transistors M2 kann mit Masse verbunden sein.

- Als nächstes wird der Betrieb der Verstärkungsschaltung des zweiten bevorzugten Ausführungsbeispiels beschrieben. Der MOS-Transistor M1 und das Impedanzelement Z1 bilden eine Gegenphasenspannungsverstärkungsschaltung. Folglich wird die Spannung des an den Eingabeanschluß P1 angelegten verstärkten Signales RFin in entgegengesetzter Phase verstärkt und an das Gate und das Rückseitengate des MOS-Transistors M2 angelegt. Dann stellt der MOS-Transistor M2 ähnlich zu dem in dem ersten bevorzugten Ausführungsbeispiel beschriebenen MOS-Transistor M1 eine höhere Verstärkung AV bereit, da die Gate-Source-Spannung Vgs und die Rückseitengate-Source-Spannung Vbs des MOS-Transistors M2 größer werden.

- Da der MOS-Transistor M2 und das Impedanzelement Z2 ebenfalls eine Gegenphasenspannungsverstärkungsschaltung bilden, ist die Spannung an dem Verbindungspunkt zwischen dem Drain des MOS-Transistors M2 und dem Impedanzelement Z2 in Phase mit dem verstärkten Signal RFin. Die Spannung an diesem Verbindungspunkt wird an das Rückseitengate des MOS-Transistors M1 angelegt. Da die Rückseitengate-Source-Spannung Vbs des MOS-Transistors M1 der Verstärkung in Phase des verstärkten Signals RFin, das durch die MOS-Transistoren M1 und M2 verstärkt ist, entspricht, ist sie somit noch größer als die in dem ersten bevorzugten Ausführungsbeispiel, das das verstärkte Signal RFin selbst verwendet. Folglich ist die Verstärkung AV des MOS-Transistors M1 größer als die in dem ersten bevorzugten Ausführungsbeispiel. Wenn ein größeres verstärktes Signal RFin bzw. zu verstärkendes Signal RFin eingegeben wird, kann die Kapazität an dem Ausgabeanschluß P2 verglichen mit dem ersten bevorzugten Ausführungsbeispiel mit einer noch höheren Rate geladen/enladen werden.

- Da der Eingabeanschluß P1 nicht elektrisch mit dem Rückseitengate des MOS-Transistors M1 verbunden ist, ist er elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source des MOS-Transistors M1 getrennt, und sie beeinflussen sich nicht untereinander. Dies ermöglicht, daß eine mit dem Eingabeanschluß P1 verbundene Anpassungsschaltung (nicht gezeigt) einfach konstruiert ist. Dies ist speziell effektiv, wenn das verstärkte Signal RFin ein Hochfrequenzsignal (z. B. in dem L-Band) ist.

- Der Verbindungspunkt zwischen dem Drain des MOS-Transistors M1 und dem Impedanzelement Z1 und das Gate des MOS-Transistors M2 können über einen Kondensator derart verbunden sein, daß eine Gleichstromvorspannung an das Gate des MOS-Transistors M2 angelegt ist.

#### Drittes bevorzugtes Ausführungsbeispiel

- 40 Fig. 7 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdeter Masse entsprechend dem dritten bevorzugten Ausführungsbeispiel zeigt. In dem dritten bevorzugten Ausführungsbeispiel ist der Ausgabeanschluß P2 elektrisch mit einem Verbindungspunkt zwischen dem Drain des MOS-Transistors M1 und dem Impedanzelement Z1 verbunden. Die Struktur ist in anderen Aspekten die gleiche wie die des zweiten bevorzugten Ausführungsbeispiels.

- Anders als in dem zweiten bevorzugten Ausführungsbeispiel ist in dem dritten bevorzugten Ausführungsbeispiel der Ausgabeanschluß P2 nicht elektrisch mit dem Rückseitengate des MOS-Transistors M1 verbunden. Folglich ist er elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source des MOS-Transistors M1 getrennt und sie beeinflussen sich nicht gegenseitig. Weiterhin ist der Ausgabeanschluß P2, wenn das Rückseitengate des MOS-Transistors M2 von dem Gate des MOS-Transistors M2 getrennt ist und mit Masse verbunden ist, elektrisch auch nicht mit dem Rückseitengate des MOS-Transistors M2 verbunden.

- 50 Dann ist er elektrisch ebenfalls von der parasitären Diode zwischen dem Rückseitengate und dem Source des MOS-Transistors M2 getrennt, und sie beeinflussen sich nicht gegenseitig. Dann kann die Struktur einer Anpassungsschaltung (nicht gezeigt), die mit dem Ausgabeanschluß P2 verbunden ist, vereinfacht sein.

#### Viertes bevorzugtes Ausführungsbeispiel

- 55 Fig. 8 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdetem Source entsprechend dem vierten bevorzugten Ausführungsbeispiel zeigt. In Fig. 8 bezeichnet M3 einen N-Kanal-MOS-Transistor, bezeichnet Z3 ein Impedanzelement mit einem Gleichstrompfad und entsprechen die anderen Bezugszeichen denen in Fig. 6.

- Als nächstes wird die Struktur der Verstärkungsschaltung des vierten bevorzugten Ausführungsbeispiels beschrieben. Das Gate des MOS-Transistors M3 ist elektrisch mit einem Verbindungspunkt zwischen dem Drain des MOS-Transistors M2 und dem Impedanzelement Z2 verbunden. Der Source des MOS-Transistors M3 ist elektrisch mit Masse bzw. Erde verbunden. Der Drain des MOS-Transistors M3 ist elektrisch mit der Versorgungsspannung VDD über das Impedanzelement Z3 verbunden. Das Gate und das Rückseitengate des MOS-Transistors M3 sind elektrisch über eine Verbindung verbunden (ein anderer Rückseitengatevorspannungsabschnitt). Der Ausgabeanschluß P2 ist mit einem Verbindungspunkt zwischen dem Drain des MOS-Transistors M3 und dem Impedanzelement Z3 verbunden. In anderen Aspekten ist die Struktur die gleiche wie die des zweiten bevorzugten Ausführungsbeispiels.

Der MOS-Transistor M3 entspricht einem dritten MOS-Transistor, und das Impedanzelement Z3 entspricht einem dritten Impedanzelement.

Wenn es benötigt ist, kann ein Impedanzelement für das Gate, den Source oder den Drain des MOS-Transistors M3 vorgesehen sein.

Verglichen mit dem zweiten bevorzugten Ausführungsbeispiel weist das oben beschriebene dritte bevorzugte Ausführungsbeispiel den Vorteil auf, daß der Ausgabeanschluß P2 elektrisch mit dem Verbindungspunkt zwischen dem Drain des MOS-Transistors M1 und dem Impedanzelement Z1 verbunden ist, so daß er weder durch die parasitäre Diode zwischen dem Rückseitengate und dem Source des MOS-Transistors M1 beeinflusst wird noch diese beeinflusst. Jedoch wird die Verstärkung AV niedriger sein als die in dem zweiten bevorzugten Ausführungsbeispiel.

Folglich ist in dem vierten bevorzugten Ausführungsbeispiel eine Spannungsverstärkungsschaltung, die den MOS-Transistor M3 und das Impedanzelement Z3 enthält, zu der Struktur des zweiten bevorzugten Ausführungsbeispiels derart hinzugefügt, daß der Ausgabeanschluß P2 von der parasitären Diode zwischen dem Rückseitengate und dem Source des MOS-Transistors M1 derart getrennt ist, daß sie sich gegenseitig nicht beeinflussen, und daß ebenfalls eine noch größere Verstärkung AV als in dem zweiten bevorzugten Ausführungsbeispiel erzielt wird.

Obwohl das Rückseitengate des MOS-Transistors M3 elektrisch mit dem Gate des MOS-Transistors M3 in Fig. 8 verbunden ist, kann es von dem Gate des MOS-Transistors M3 getrennt sein und mit Masse verbunden sein.

Weiterhin kann, obwohl eine Spannungsverstärkungsschaltung einer einzelnen Stufe, die aus dem MOS-Transistor M3 und dem Impedanzelement Z3 gebildet ist, in Fig. 8 hinzugefügt ist, eine Spannungsverstärkungsschaltung mit einer Mehrzahl von Stufen vorgesehen sein.

#### Fünftes bevorzugtes Ausführungsbeispiel

Fig. 9 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdetem Source entsprechend dem fünften bevorzugten Ausführungsbeispiel zeigt. In Fig. 9 bezeichnet Zin ein Impedanzelement mit einem Gleichstrompfad und die anderen Bezugszeichen entsprechen denen in Fig. 1.

In der Struktur der Verstärkungsschaltung des fünften bevorzugten Ausführungsbeispiels sind das Gate und das Rückseitengate des MOS-Transistors M1 elektrisch über das Impedanzelement Zin verbunden. Die Struktur ist in anderen Aspekten die gleiche wie die des ersten bevorzugten Ausführungsbeispiels.

In dem fünften bevorzugten Ausführungsbeispiel entspricht das Impedanzelement Zin einem Vorspannungsimpedanzelement, das in dem Rückseitengatevorspannungsabschnitt enthalten ist.

Es ist hier angenommen, daß zum Beispiel die in Fig. 4 gezeigte Vorspannungsschaltung 10 verwendet wird und daß das Impedanzelement Zin einen Gleichstrompfad zum Anlegen einer Gleichstromvorspannung, die von der Vorspannungsschaltung 10 erzeugt ist, ebenfalls an das Rückseitengate des MOS-Transistors M1 aufweist.

In dem fünften bevorzugten Ausführungsbeispiel ist das Gate des MOS-Transistors M1 mit dem Rückseitengate über das Impedanzelement Zin verbunden, so daß der Eingabeanschluß P1 elektrisch von der parasitären Diode zwischen dem Rückseitengate und dem Source getrennt ist und sie sich nicht gegenseitig beeinflussen. Dies ermöglicht eine Vereinfachung der Struktur einer Anpassungsschaltung (nicht gezeigt), die mit dem Eingabeanschluß P1 verbunden ist. Weiterhin kann, wenn das Impedanzelement Zin als ein Teil der Anpassungsschaltung gebildet ist, die Struktur der Anpassungsschaltung weiter vereinfacht werden.

Das fünfte bevorzugte Ausführungsbeispiel kann ebenfalls für den MOS-Transistor M2 des zweiten bis vierten bevorzugten Ausführungsbeispiels oder für den MOS-Transistor M3 des vierten bevorzugten Ausführungsbeispiels angewendet werden.

#### Sechstes bevorzugtes Ausführungsbeispiel

Fig. 10 ist ein Schaltbild, das eine Verstärkungsschaltung mit geerdetem Source entsprechend dem sechsten bevorzugten Ausführungsbeispiel zeigt. In Fig. 10 bezeichnet M0 einen N-Kanal-MOS-Transistor, bezeichnet ZS0 ein Impedanzelement mit einem Gleichstrompfad, bezeichnet 20 eine Konstantstromquelle zum freien Einstellen und Erzeugen eines Vorspannungsstromes I<sub>bias</sub> und die anderen Bezugszeichen entsprechen denen in Fig. 9.

Als nächstes wird die Struktur der Verstärkungsschaltung des sechsten bevorzugten Ausführungsbeispiels beschrieben. Der Source des MOS-Transistors M0 ist elektrisch mit Masse über das Impedanzelement ZS0 verbunden. Der Drain des MOS-Transistors M0 empfängt den Vorspannungsstrom I<sub>bias</sub>. Das Gate des MOS-Transistors M0 ist elektrisch mit dem Rückseitengate des MOS-Transistors M1 und dem Drain des MOS-Transistors M0 verbunden. Das Rückseitengate des MOS-Transistors M0 ist elektrisch mit Masse verbunden. In anderen Aspekten ist die Struktur gleich zu der des fünften bevorzugten Ausführungsbeispiels.

Das Impedanzelement Zin in dem sechsten bevorzugten Ausführungsbeispiel enthält einen Wechselstrompfad und nicht einen Gleichstrompfad. Der Wechselstrompfad steht für ein Impedanzelement, dessen beide Enden in einer Wechselstromart verbunden sind, wie zum Beispiel ein Kondensator.

In dem sechsten bevorzugten Ausführungsbeispiel entspricht der MOS-Transistor M0 einem Vorspannungs-MOS-Transistor, entspricht das Impedanzelement Zin einem Vorspannungsimpedanzelement und sind der MOS-Transistor M0, das Impedanzelement Zin, das Impedanzelement ZS0 und die Konstantstromquelle 20 in dem Rückseitengatevorspannungsabschnitt 100 enthalten.

Das Impedanzelement ZS0 kann weggelassen werden, wenn es nicht notwendig ist.

Der Drain und das Gate des MOS-Transistors M0 sind derart verbunden, daß der MOS-Transistor M0 sicher eingeschaltet ist.

Als nächstes wird der Betrieb der Verstärkungsschaltung des sechsten bevorzugten Ausführungsbeispiels beschrieben. Die Gate-Source-Spannung V<sub>gs</sub> des MOS-Transistors M0 kann unter Verwendung der Gleichung (1) erhalten werden. Die Spannung V<sub>B</sub> an dem Gate des MOS-Transistors M0 bezüglich Masse entspricht einer Summe der Gate-Source-Spannung V<sub>gs</sub> des MOS-Transistors M0 und der Spannung an dem Impedanzelement ZS0 und ist wie folgt gegeben:



$$V_B = V_T + \sqrt{\frac{2 I_{bias}}{\beta}} + I_{bias} \times Z_{S0} \quad \dots \quad (4)$$

5

In dem fünften bevorzugten Ausführungsbeispiel ist ein Gleichstrompfad in dem Impedanzelement  $Z_{in}$  derart vorgesehen, daß eine Gleichstromvorspannung für das Rückseitengate des MOS-Transistors M1 bereitgestellt wird. In dem sechsten bevorzugten Ausführungsbeispiel ist es nicht notwendig, einen Gleichstrompfad in dem Impedanzelement  $Z_{in}$  vorzusehen, da die Spannung  $V_B$  an dem Rückseitengate des MOS-Transistors M1 als eine Gleichstromvorspannung bereitgestellt ist.

Sogar wenn das verstärkte Signal RFin, das an den Eingabeanschluß P1 angelegt ist, keine Gleichstromvorspannung enthält, können das Gate und das Rückseitengate des MOS-Transistors M1 mit einer Gleichstromvorspannung von dem Rückseitengatevorspannungsabschnitt 100 beliefert werden.

Da weiterhin der MOS-Transistor M0 ähnlich zu dem MOS-Transistor M1 durch die Umgebungstemperatur beeinflusst wird, kann die Gleichstromvorspannung leicht auf einen geeigneten Wert entsprechend der Umgebungstemperatur eingestellt werden.

Weiterhin wird, wenn, wie in Fig. 11 gezeigt ist, das Rückseitengate des MOS-Transistors M0 elektrisch mit dem Gate des MOS-Transistors M0 ähnlich zu denen des MOS-Transistors M1 verbunden ist, der Einfluß der Umgebungstemperatur auf den MOS-Transistor M0 enger bzw. ähnlicher zu dem der Umgebungstemperatur auf den MOS-Transistor M1, wodurch das Einstellen der Gleichstromvorspannung noch leichter wird.

Fig. 12 zeigt eine Modifikation der in Fig. 11 gezeigten Schaltung. In der in Fig. 12 gezeigten Schaltung wird das verstärkte Signal RFin an das Gate des MOS-Transistors M1 in einer Zeitaufteilungsart oder in gewünschten Perioden angelegt, anstatt immer an das Gate des MOS-Transistors M1 angelegt zu sein. Ob das verstärkte Signal RFin an das Gate des MOS-Transistors M1 angelegt wird, kann zum Beispiel mit einem Schalter 21 gesteuert werden, von dem ein Ende mit dem Eingabeanschluß P1 verbunden ist, das andere Ende das verstärkte Signal RFin empfängt und der durch ein Steuersignal Ctrl, das die gewünschten Perioden anzeigt, zwischen EIN und AUS gesteuert wird. Das Steuersignal Ctrl steuert ebenfalls die Konstantstromquelle 20.

Wenn das Steuersignal Ctrl eine gewünschte Periode anzeigt, wird der Schalter 21 eingeschaltet und das verstärkte Signal RFin wird an das Gate des MOS-Transistors M1 angelegt und die Konstantstromquelle 20 gibt ihren Vorspannungsstrom  $I_{bias}$  aus.

Wenn das Steuersignal Ctrl eine andere Periode als die gewünschte Periode anzeigt, wird der Schalter 21 ausgeschaltet und das verstärkte Signal RFin wird nicht an das Gate des MOS-Transistors M1 angelegt und die Konstantstromquelle 20 gibt nicht den Vorspannungsstrom  $I_{bias}$  aus. Wenn der Vorstrom  $I_{bias}$  nicht fließt, verringert sich zuerst die Spannung  $V_B$  und die Rückseitengate-Source-Spannung des MOS-Transistors M1 verringert sich und dann wird die Schwellenspannung des MOS-Transistors M1 größer. Die größere Schwellenspannung des MOS-Transistors M1 reduziert den Leckstrom, der zwischen dem Drain und dem Source des MOS-Transistors M1 fließt. Dies reduziert verschwenderischen Stromverbrauch.

Die Modifikation ist nicht auf das oben beschriebene Beispiel beschränkt. Wenn der Rückseitengatevorspannungsabschnitt derart aufgebaut ist, daß die Rückseitengate-Source-Spannung des MOS-Transistors M1 derart verringert wird, daß die Schwellenspannung des MOS-Transistors M1 größer wird, wenn das verstärkte Signal RFin nicht zu dem Gate des MOS-Transistors M1 übertragen wird, d. h. wenn die Verstärkungsschaltung in dem AUS-Zustand ist, dann wird der Leckstrom, der zwischen dem Drain und dem Source des MOS-Transistors M1 fließt, reduziert, was einen verschwenderischen Stromverbrauch reduziert.

Das sechste bevorzugte Ausführungsbeispiel kann ebenfalls bei dem MOS-Transistor M2 des zweiten bis vierten bevorzugten Ausführungsbeispiels oder bei dem MOS-Transistor M3 des vierten bevorzugten Ausführungsbeispiels angewendet werden.

#### Modifikation

50

Die beschriebenen Ausführungsbeispiele können nicht nur auf N-Kanal-MOS-Transistoren sondern ebenfalls auf P-Kanal-MOS-Transistoren angewendet werden.

#### Patentansprüche

55

1. Verstärkungsschaltung mit

einem ersten MOS-Transistor (M1), der ein Gate, das ein zu verstärkendes Signal (RFin) empfängt, ein Source, das elektrisch mit einem ersten fixierten Potential verbunden ist, und ein Drain, das elektrisch mit einem zweiten fixierten Potential (VDD), das einen gegebenen Potentialunterschied bezüglich dem ersten fixierten Potential aufweist, verbunden ist, aufweist, und

60

einem Rückseitengatevorspannungsabschnitt (100) zum derartigen Erhöhen der Rückseitengate-Source-Spannung des ersten MOS-Transistors (M1), wenn die Gate-Source-Spannung des ersten MOS-Transistors (M1) größer wird, daß die Schwellenspannung des ersten MOS-Transistors (M1) kleiner wird,

bei der das Rückseitengate des ersten MOS-Transistors (M1) von einem Halbleitersubstrat isoliert ist.

65

2. Verstärkungsschaltung nach Anspruch 1, weiter mit einem zwischen dem zweiten fixierten Potential (VDD) und dem Drain des ersten MOS-Transistors (M1) verbundenen ersten Impedanzelement (Z1) zum Umwandeln des Drainstromes des ersten MOS-Transistors (M1) in eine Spannung.

3. Verstärkungsschaltung nach Anspruch 2, bei der der Rückseitengatevorspannungsabschnitt

einen zweiten MOS-Transistor (M2), der ein Gate, das elektrisch mit einem Verbindungspunkt zwischen dem Drain des ersten MOS-Transistors (M1) und dem ersten Impedanzelement (Z1) verbunden ist, und ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, aufweist, und

ein zwischen dem zweiten fixierten Potential (VDD) und dem Drain des zweiten MOS-Transistors (M2) verbundenes zweites Impedanzelement (Z2) zum Umwandeln eines Drainstromes des zweiten MOS-Transistors (M2) in eine Spannung enthält.

und bei der das Rückseitengate des ersten MOS-Transistors (M1) elektrisch mit einem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors (M2) und dem zweiten Impedanzelement (Z2) verbunden ist.

4. Verstärkungsschaltung nach Anspruch 2 oder 3, weiter mit einem Ausgabeanschluß (P2), der elektrisch mit einem Verbindungspunkt zwischen dem Drain des ersten MOS-Transistors (M1) und dem ersten Impedanzelement (Z1) verbunden ist.

5. Verstärkungsschaltung nach Anspruch 3, weiter mit einem Ausgabeanschluß (P2), der elektrisch mit einem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors (M2) und dem zweiten Impedanzelement (Z2) verbunden ist.

6. Verstärkungsschaltung nach einem der Ansprüche 3 bis 5, weiter mit einem anderen Rückseitengatevorspannungsabschnitt zum Erhöhen der Rückseitengate-Source-Spannung des zweiten MOS-Transistors (M2) derart, wenn die Gate-Source-Spannung des zweiten MOS-Transistors (M2) größer wird, daß die Schwellenspannung des zweiten MOS-Transistors (M2) kleiner wird.

7. Verstärkungsschaltung nach Anspruch 3, weiter mit einem dritten MOS-Transistor (M3), der ein Gate, das elektrisch mit dem Verbindungspunkt zwischen dem Drain des zweiten MOS-Transistors (M2) und dem zweiten Impedanzelement (Z2) verbunden ist, und ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, aufweist,

einem zwischen dem zweiten fixierten Potential (VDD) und einem Drain des dritten MOS-Transistors (M3) verbundenen dritten Impedanzelement (Z3) zum Umwandeln des Drainstromes des dritten MOS-Transistors (M3) in eine Spannung und

einem Ausgabeanschluß (P2), der elektrisch mit einem Verbindungspunkt zwischen dem Drain des dritten MOS-Transistors (M3) und dem dritten Impedanzelement (Z3) verbunden ist.

8. Verstärkungsschaltung nach Anspruch 7, weiter mit einem anderen Rückseitengatevorspannungsabschnitt zum Erhöhen der Rückseitengate-Source-Spannung des dritten MOS-Transistors (M3) derart, wenn die Gate-Source-Spannung des dritten MOS-Transistors (M3) größer wird, daß die Schwellenspannung des dritten MOS-Transistors (M3) kleiner wird.

9. Verstärkungsschaltung nach einem der Ansprüche 1 bis 8, bei der der Rückseitengatevorspannungsabschnitt einen Verbindungsabschnitt zum elektrischen Verbinden des Gates und des Rückseitengates des ersten MOS-Transistors (M1) aufweist.

10. Verstärkungsschaltung nach Anspruch 9, bei der der Verbindungsabschnitt aus einem Draht (W) zum Kurzschließen des Gates und des Rückseitengates gebildet ist.

11. Verstärkungsschaltung nach Anspruch 9, bei der der Verbindungsabschnitt ein Vorspannungsimpedanzelement (Zin) zum elektrischen Verbinden des Gates des ersten MOS-Transistors (M1) mit dem Rückseitengate über eine gegebene Impedanz aufweist.

12. Verstärkungsschaltung nach einem der Ansprüche 1 bis 8, bei der der Rückseitengatevorspannungsabschnitt ein Vorspannungsimpedanzelement (Zin) zum Verbinden des Gates und des Rückseitengates des ersten MOS-Transistors (M1) in einer Wechselstromart und

einen Vorspannungs-MOS-Transistor (M0), der ein Gate, das elektrisch mit einem Verbindungspunkt zwischen dem Rückseitengate des ersten MOS-Transistors (M1) und dem Vorspannungsimpedanzelement (Zin) verbunden ist, ein Source, das elektrisch mit dem ersten fixierten Potential verbunden ist, und ein Drain, das einen konstanten Strom empfängt, aufweist, aufweist.

13. Verstärkungsschaltung nach Anspruch 12, bei der das Rückseitengate des Vorspannungs-MOS-Transistors (M0) elektrisch mit dem Gate des Vorspannungs-MOS-Transistors (M0) verbunden ist.

14. Verstärkungsschaltung nach einem der Ansprüche 1 bis 13, bei der der Rückseitengatevorspannungsabschnitt die Rückseitengate-Source-Spannung des ersten MOS-Transistors (M1) derart kleiner macht, daß die Schwellenspannung des ersten MOS-Transistors (M1) größer wird, wenn das zu verstärkende Signal (RFin) nicht zu dem Gate des ersten MOS-Transistors (M1) fortschreitet.

---

Hierzu 6 Seite(n) Zeichnungen

---

- Leerseite -

FIG. 1

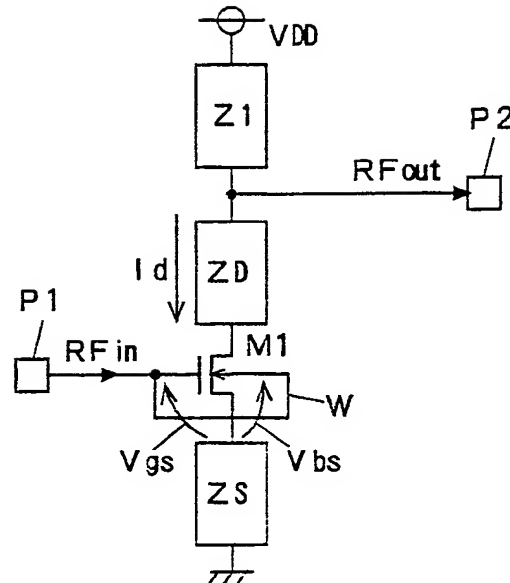


FIG. 2

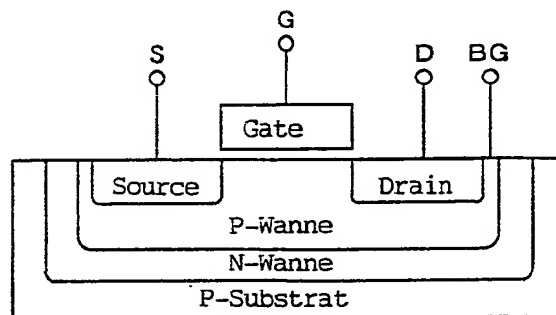


FIG. 3

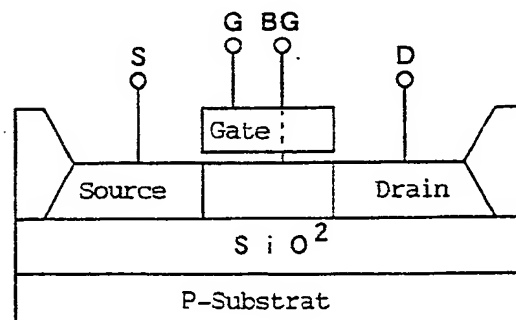


FIG. 4

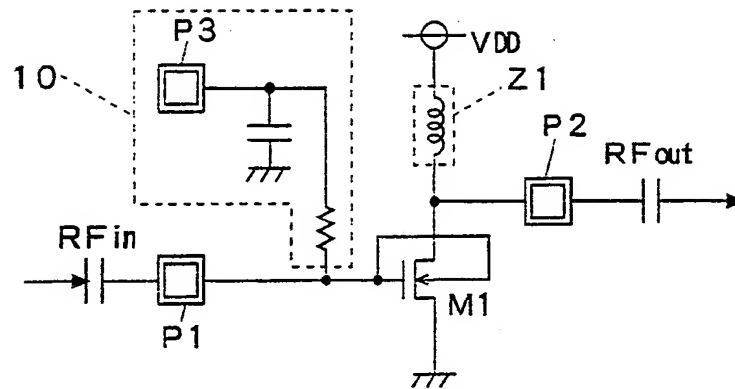


FIG. 5

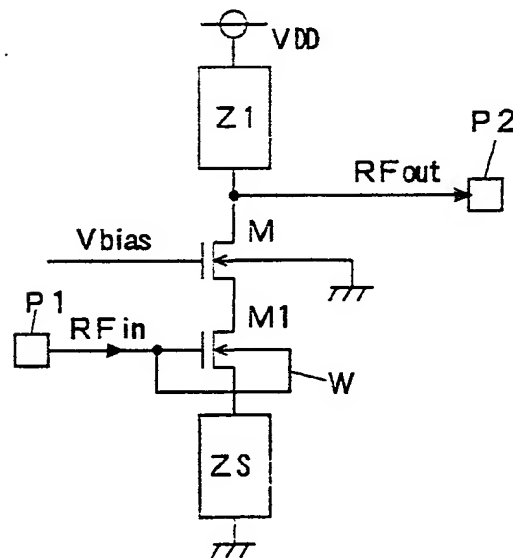


FIG. 6

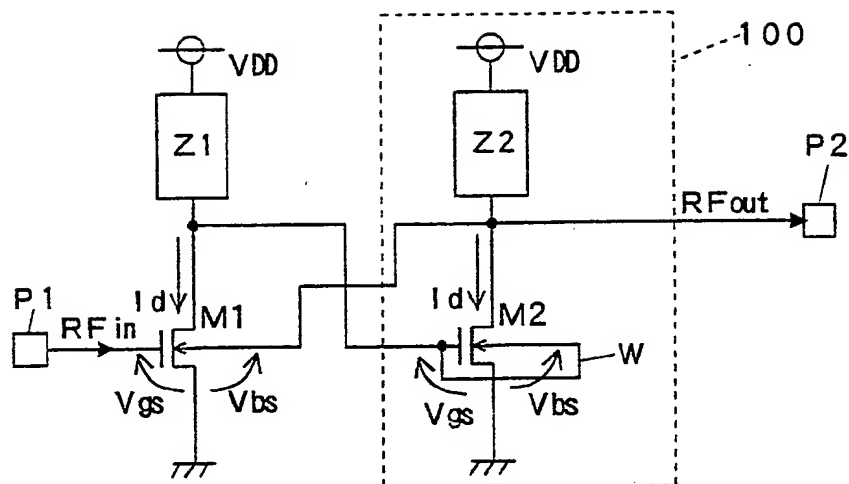


FIG. 7

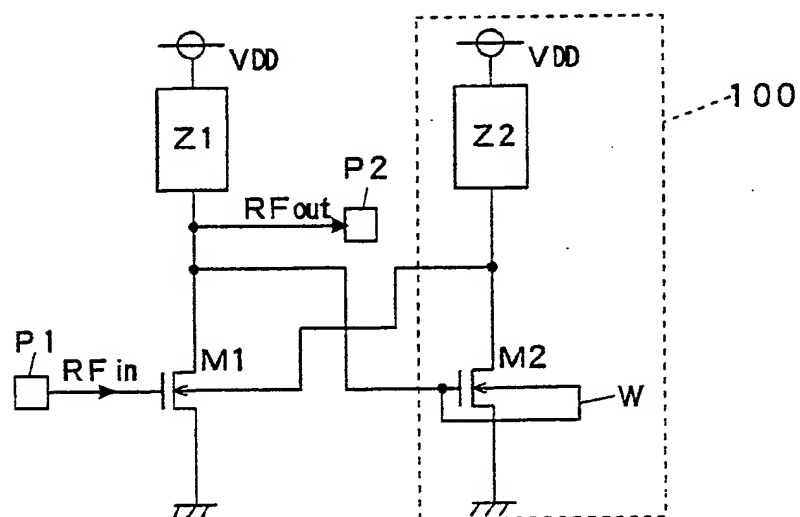


FIG. 8

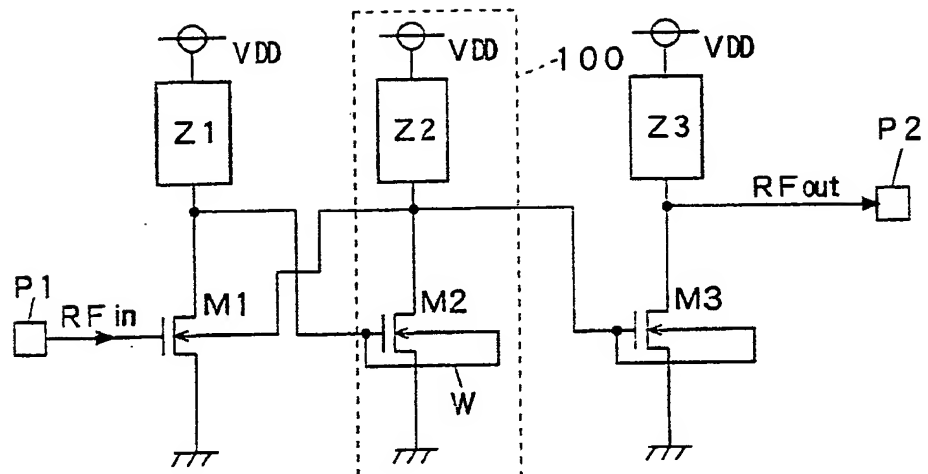


FIG. 9

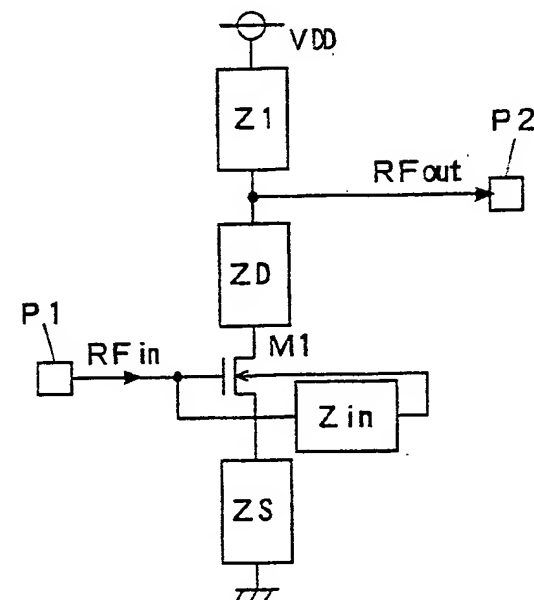


FIG. 10

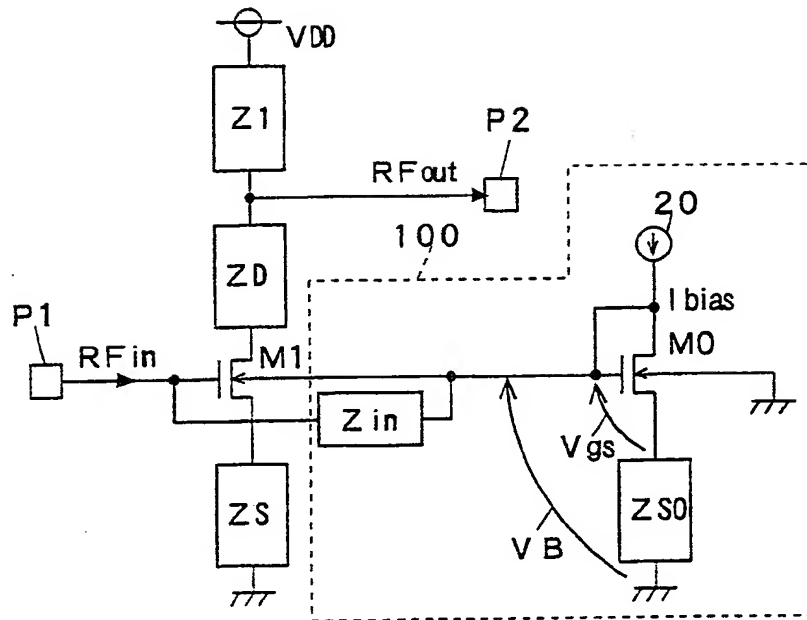


FIG. 11

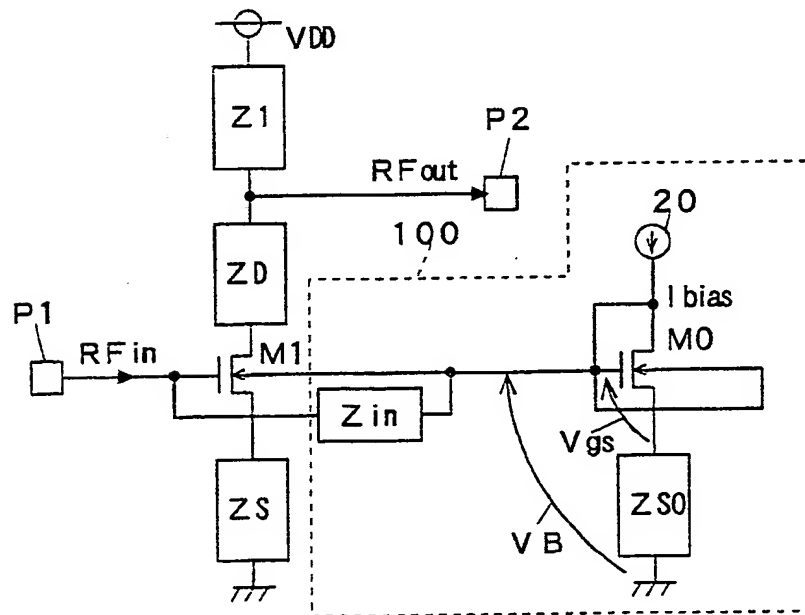




FIG. 12

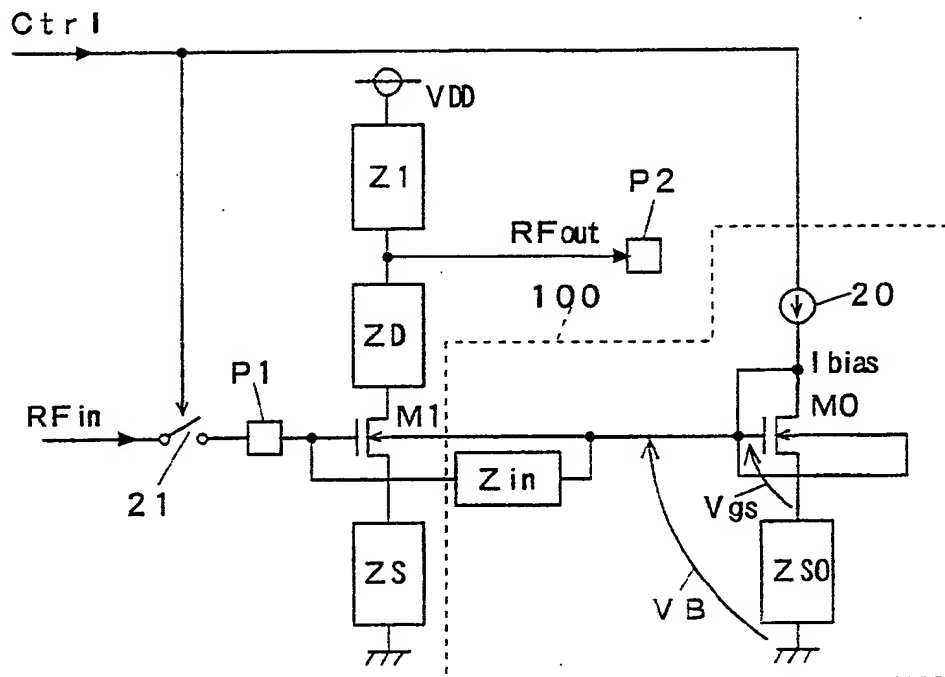


FIG. 13

